

AP

02-216851

Aug. 29, 1990

ANS: 1

MANUFACTURE OF SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

INVENTOR: YOSHIFUMI TAKADA, et al. (1)
ASSIGNEE: MITSUBISHI ELECTRIC CORP, et al. (80)
APPL NO: 01-38829
DATE FILED: Feb. 16, 1989
PATENT ABSTRACTS OF JAPAN
ABS GRP NO: E1001
ABS VOL NO: Vol. 14, No. 518
ABS PUB DATE: Nov. 14, 1990
INT-CL: H01L 21/90; H01L 21/316

ABSTRACT:

PURPOSE: To contrive that an interlayer insulating film on the upper layer side formed by a bias PECVD method is not brought into direct contact with a lower layer metallic wiring by forming an interlayer insulating film on the lower layer side on the lower layer metallic wiring by a PECVD method or heat CVD method, and thereon forming the interlayer insulating film on the upper layer side by a bias PECVD method.

CONSTITUTION: An interlayer insulating film 14a on the lower layer side is grown on the whole face of a lower layer insulating film 12 which includes a lower layer metallic wiring 13 by a usual PECVD method, in a word, in this case the PECVD (Plasma Enhanced Chemical Vapor Deposition) method which uses, as source gas, SiH₄ or SiH₄ gas or organic gas represented by TEOS (Tetra Ethyl Ortho Silicate), subsequently an interlayer insulating film 14b on the upper layer side is grown on the whole face of the interlayer insulating film 14 on the lower layer side by a bias PECVD method, in a word, the bias PECVD method which makes use of ECR (Electron Cyclotron Resonance), using SiH₄ or SiH₄ gas as source gas.

公開特許公報(A) 平2-216851

Int. Cl.⁸
H 01 L 21/90
21/316

識別記号 庁内整理番号
M 6810-5F
X 6810-5F

公開 平成2年(1990)8月29日

審査請求 未請求 請求項の数 1 (全6頁)

④発明の名称 半導体集積回路装置の製造方法

④特 願 平1-38829

④出 願 平1(1989)2月16日

④発 明 者 高 田 佳 史 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

④発 明 者 藤 井 淳 弘 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

④出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

④代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体集積回路装置の製造方法

2. 特許請求の範囲

下層絶縁膜上での下層金属配線と上層金属配線との間に介在される層間絶縁膜の形成方法であつて、前記下層金属配線を含む下層絶縁膜上に、まず、SiH₄または SiH₄ 系ガス、もしくは TEOS などの有機系ガスをソースガスに用いる PECVD 法、あるいは熱 CVD法によつて下層側の層間絶縁膜を形成させ、ついで、この下層側の層間絶縁膜上に、SiH₄または SiH₄ 系ガスをソースガスに用い、ECR によるバイアス PECVD法によつて上層側の層間絶縁膜を形成させ、その後、この上層側の層間絶縁膜上に、前記上層金属配線を形成させることを特徴とする半導体集積回路装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、半導体集積回路装置の製造方法に

関し、さらに詳しくは、半導体集積回路装置での多層配線構造における層間絶縁膜の形成方法の改良に係るものである。

(従来の技術)

従来例によるこの種の半導体集積回路装置での多層配線構造を第2図(a)および(b)に示してある。ここで、第2図(a)はこの多層配線構造の断面を模式的に示す平面パターン図であり、また、同図(b)は同(a)のB-B線部における断面構成図である。

すなわち、これらの第2図(a),(b)に示す従来の多層配線構造において、符号1はシリコン半導体基板、2はこの半導体基板1上に設けられる下層絶縁膜であり、また、3は前記下層絶縁膜2上に選択的に形成された下層金属配線、4はこの下層金属配線3を含む下層絶縁膜2の全面を覆つて形成された層間絶縁膜、5はこの層間絶縁膜4を介して同様に選択的に形成された上層金属配線である。

しかし、この場合、前記下層 よび上層の

、5 層を絶縁するために介在される層 4 としては、いわゆる、ECR (Electron Cyclotron Resonance : 電子電気共鳴) を利用した PECVD (Plasma Enhanced Chemical Vapor Deposition : プラズマ化学気相成長) 法によつて、 SiH_4 、または SiH_2 系のガスをソースガスとして用い、かつ半導体基板 1 に対して所定のバイアス電圧を印加することにより、その成膜と同時に、 Ar などのイオン原子によるスパッタエッチングを行ない得る手法 (以下、バイアス ECRVD 法と呼ぶ) で形成される層間絶縁膜を指すものとする。

ここで、このバイアス ECRVD 法を適用するとき、先にも述べたように、この手法自体が ECR を利用した PECVD 法により、目的とする層間絶縁膜 4 を高電圧程度の低電圧域で形成し得るのに加えて、スパッタエッチングを併せて行なうことができると云う利点を有しており、従来から広く一般的に採用されてきた通常の単なる PECVD 法による層間絶縁膜の成膜形成によつては、到底埋め込

ムエッチング時に生ずるイオン衝撃により、下層金属配線 3 が大きなダメージを受けて、例えば、前記 3 図に符号 3a で示すような下層金属配線 3 に対する欠陥部などを生じ易く、これによつて、この下層金属配線 3 の抵抗値の増加、ないしは、信頼性の劣化をきたし、ときには断線する場合すらあるなどの不都合を有しており、また、バイアス電圧の印加による半導体基板 1 へのダメージについても、この半導体基板 1 上に形成されているトランジスタまたはキャパシタに対して、そのゲート絶縁膜の破壊とか、単位発生によるしきい値電圧 V_{th} のシフト、相互コンダクタンス g_m の劣化などの信頼性上の諸問題を惹き起すと云う欠点があつた。

この発明は、従来のこのような問題点を解決するためになされたもので、その目的とするところは、前記したように層間絶縁膜の成膜形成上、極めて有利なバイアス ECRVD 法を適用する場合にあつて、下層金属配線に対して欠陥の発生などの影響を与える恐れが ないようにした、この種の半

導体素子製造装置の製造方法、この種、多層配線構造における層間絶縁膜の形成方法を提供することである。

(問題を解決するための手段)

前記目的を達成するために、この発明に係る半導体素子製造装置の製造方法は、下層金属配線上にあつて、 SiH_4 、または SiH_2 系ガス、もしくは TEOS などの有機系ガスをソースガスとして用いる PECVD 法、あるいは熱 CVD 法によつて下層側の層間絶縁膜を形成せると共に、この下層側の層間絶縁膜上に、 SiH_4 、もしくは SiH_2 系のガスをソースガスとして用い、かつ ECR を利用したバイアス PECVD 法によつて上層側の層間絶縁膜を形成させ、かつその後、この上層側の層間絶縁膜上に、上層金属配線を形成せしめるようにして、バイアス PECVD 法による上層側の層間絶縁膜が、下層金属配線に対して直接的には接触しないようにしたもののである。

すなわち、この発明は、下層絶縁膜上の下層金属配線と上層金属配線との間に介在される層間絶

成方法であつて、前記下層絶縁膜を前記絶縁上に、まず、 SiH_4 または SiH_2 系ガス、もしくは TEOS などの有機系ガスをソースガスに用いる PECVD 法、あるいは熱 CVD 法によつて下層側の層間絶縁膜を形成させ、ついで、この下層側の層間絶縁膜上に、 SiH_4 または SiH_2 系ガスをソースガスに用い、ECR によるバイアス PECVD 法によつて上層側の層間絶縁膜を形成させ、その後、この上層側の層間絶縁膜上に、前記上層金属配線を形成させるようにしたことを特徴とする半導体集積回路装置の製造方法である。

(作 用)

従つて、この発明方法においては、下層金属配線上に、通常の PECVD 法、あるいは熱 CVD 法によつて下層側の層間絶縁膜を形成させた上で、この下層側の層間絶縁膜上に、バイアス PECVD 法によつて上層側の層間絶縁膜を形成させることで、このバイアス PECVD 法による上層側の層間絶縁膜が、下層金属配線に対して直接的には接触しないようにしたから、この上層側の層間絶縁膜の形成

のため バイアス PECVD 法の適用に際し、下層金属配線 受けるダメージが、PECVD 法、あるいは熱 CVD 法によつて形成された下層側の層間絶縁膜に吸収かつ緩和され、もので、この結果として、従来のよう、下層金属配線の欠陥発生による抵抗の増加とか、断線不良などを生ずる恐れを解消し得るのである。

(実 施 例)

以下、この発明に係る半導体集積回路装置の製造方法の一例につき、第 1 図を参照して詳細に説明する。

第 1 図はこの実施例方法を適用して形成された半導体集積回路装置での多層配線構造の断面を模式的に示す断面構成図である。

すなわち、この第 1 図実施例に示す多層配線構造においても、符号 11 はシリコン半導体基板、12 はこの半導体基板 11 上に設けられる下層絶縁膜であり、また、13 は前記下層絶縁膜 12 上に選択的に形成された下層金属配線、14 はこの下層金属配線 13 を含む下層絶縁膜 12 の全面を覆うように形成さ

れた下層側の層間絶縁膜 14a と、この下層側の層間絶縁膜 14a を覆うように形成された上層側の層間絶縁膜 14b との 2 層を積層させてなる層間絶縁膜を示し、さらに、15 はこれらの下層側、および上層側の各層間絶縁膜 14a、14b を介して両方に選択的に形成された上層金属配線である。

そして、この実施例方法の場合には、シリコン半導体基板 11 上にあつて、まず、下層絶縁膜 12 を形成させた上で、この下層絶縁膜 12 上を下層金属配線によつて覆い、かつ通常の写真製版およびエッチング工程などを経て、この下層金属配線を選択的にパターンングし、所要部分に下層金属配線 13 をそれぞれにパターン形成する。

次に、前記下層金属配線 13 を含む下層絶縁膜 12 上の全面に、通常の PECVD 法、つまりこの場合にあつては、 SiH_4 または SiH_2 系のガス、もしくは TEOS (Tetra Ethyl Ortho Silicate) によつて代表される有機系のガスをソースガスとして用いる PECVD (Plasma Enhanced Chemical Vapor Deposition) 法によつて下層側の層間絶縁膜 14a を

形成形成させ、続いて、この下層側の層間絶縁膜 14a 上の全面に、前記したバイアス PECVD 法、つまりこの場合にあつても、 SiH_4 または SiH_2 系のガスをソースガスとして用い、ECR (Electron Cyclotron Resonance) を利用したバイアス PECVD (Plasma Enhanced Chemical Vapor Deposition) 法によつて上層側の層間絶縁膜 14b を形成形成させ、これによつて、これらの上層側、および下層側の各層間絶縁膜 14a、14b を積層させた 2 層からなる層間絶縁膜 14 を得る。

さらに、その後、こゝでも前記と同様に、この上層側の層間絶縁膜 14b 上を上層金属配線によつて覆い、かつ通常の写真製版およびエッチング工程などを経て、この上層金属配線を選択的にパターンングし、所要部分に上層金属配線 15 をパターン形成するのであり、このようにして、これらの下層金属配線 13 と上層金属配線 15 との間にあつて、相互に積層された下層側、および上層側、各層間絶縁膜 14a、14b の 2 層からなる層間絶縁膜 14 を介在させた所部通りの多層金属配線構造を得るのであ

て、前記2層 膜層させた層間絶縁膜14の形成において、前記の成膜工程で形成される下層側の層間絶縁膜14については、従来から広く採用されてきた PECVD法によつて成膜されるが、この通常の PECVD法では、その成膜が一般に約 300 ~ 400 °C 程度の温度でなされ、かつ膜厚の増加に伴つて成膜時間も長くなるために、膜厚を 3000 Å 程度以上に厚くした場合、下層金属配線13でのヒロックの成長が助長されるとか、成膜内部に空洞部を生じたりして絶縁性劣化などの原因となり、また反対に、膜厚を 1000 Å 程度以下に保つとときは、次のバイアス PECVD法による上層側の層間絶縁膜14の成膜工程において、下層金属配線13に対する損傷、応力を充分に緩和できなくなるので、この下層側の層間絶縁膜14の膜厚については、これを約 1000 ~ 3000 Å 程度にすることが望ましい。

また、前記下層、上層の各金属配線としては、通常の場合、アルミニウム、タングステンとか、

ダメージを、トランジスタのしきい値電圧 V_{th} のシフト量で評価した結果を第3図に示す。

ここで、この第3図中、○印はこの実施例方法での通常の PECVD法+バイアス PECVD法によつて得た下層側および上層側の積層された2層からなる層間絶縁膜の場合を、△印は従来例方法でのバイアス PECVD法のみによつて得た1層のみの層間絶縁膜の場合をそれぞれに示しており、また、積層物の熱処理Iは II、雰囲気中での処理、同熱処理 IIは II、雰囲気中での処理をそれぞれに表わし、かつ縦軸はしきい値電圧 V_{th} のシフト量を表わしている。

この第3図の評価によつて明らかなように、従来例方法の場合に比較すると、この実施例方法では、しきい値電圧 V_{th} のシフト量が 1/4 ~ 1/5 程度になるもので、通常の PECVD法による下層側の層間絶縁膜の介在により、ダメージを効果的に緩和し得ることが判る。

なお、前記実施例方法においては、下層側の層間絶縁膜の成膜に通常の PECVD法を適用する場合

これらのシリサイド、ポリサイドなどが用いられる。

従つて、この実施例方法の場合には、選択的にパターン形成される下層金属配線13上にあつて、通常の PECVD法により形成される下層側の層間絶縁膜14と、バイアス PECVD法により形成される上層側の層間絶縁膜14とを順次に介在させた後に、上層金属配線15を同様に選択的にパターン形成させているので、このようにして形成される多層金属配線構造においては、前記した従来例方法の場合でのように、下層金属配線13に対してバイアス PECVD法により形成される上層側の層間絶縁膜14が直接的には全く接触せず、このバイアス PECVD法による上層側の層間絶縁膜14の成膜に際して、下層金属配線13に何等の影響をも与える恐れがなく、微細な金属配線間にも空洞部などを生ずることなしに、平坦化された層間絶縁膜を形成し得るのである。

ちなみに、この実施例方法と従来例方法との各場合での、前記バイアス PECVD法の適用による

について述べたが、これに代えて公知の熱 CV法を適用しても同様な作用、効果を得ることができるのであり、また、実施例方法では、2層金属配線について述べたが、3層以上の多層金属配線に適用しても同様な結果を得られることは勿論である。

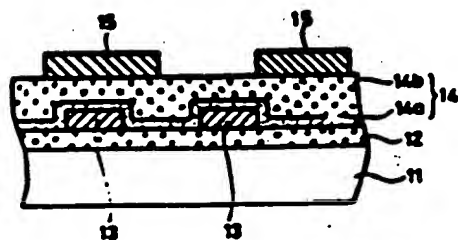
(発明の効果)

以上詳述したように、この発明によれば、下層絶縁膜上の下層金属配線と上層金属配線との間に介在される層間絶縁膜の形成方法において、下層絶縁膜を含む下層金属配線に、まず、SiH₄または SiH₄系ガス、もしくは TEOS などの有機系ガスをソースガスに用いる通常の PECVD法、あるいは熱 CV法によつて下層側の層間絶縁膜を形成させておき、ついで、この下層側の層間絶縁膜上に、SiH₄または SiH₄系ガスをソースガスに用い、ECR によるバイアス PECVD法によつて上層側の層間絶縁膜を形成させ、その後、この上層側の層間絶縁膜上に、上層金属配線を形成させるようにしたので、バイアス PECVD法によつて成膜され

同図に示すように、下層金属配線に対して、
 形成されることなく、この上層側の
 金属配線の形成のためのバイアス (BCT) 法
 の適用によって、下層金属配線 受けるダメージ
 が、通常の PCTB 法、あるいは他法 CTE 法によつて
 形成された下層側の層間絶縁膜に有効かつ効果的
 に吸収、被 害なく、この下層金属配線に何等の
 低劣をも与えず、これによつて、装置形成のより
 一層有利な製造をなすために、バイアス PCTB 法
 を適用する場合にあつても、従来のような下層金
 属配線の欠陥発生による低劣の増加とか、断線不
 良 などを生ずる恐れが完全に排除され、装置配線
 の信頼性劣化の問題もなくなり、微細な金属配線
 間にも空間部などを生じさせたりせず、良好に
 平坦化された層間絶縁膜を容易に形成できるもの
 で、結果的には、電気的特性に優れた高精度の半
 導 体集積回路装置を容易によく製造し得ると云う
 特長がある。

4. 図面の簡単な説明

第1図はこの発明の一定実施方法を用いて形

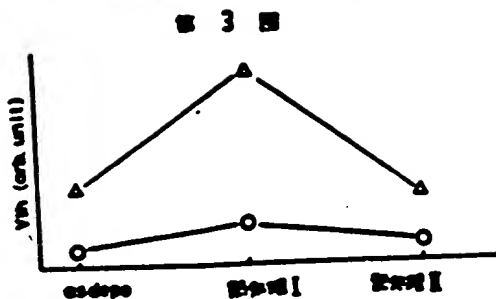
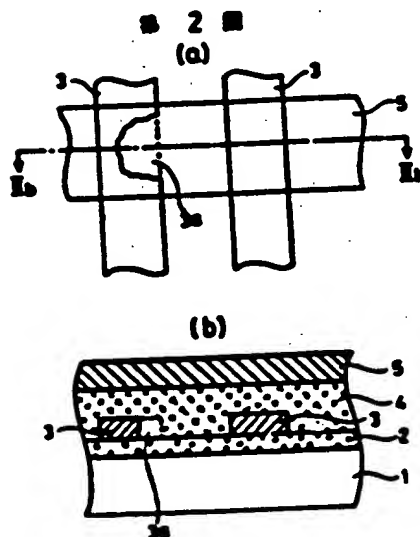


- 11: シリコン半導体基板
- 12: 下層金属配線
- 13: 上層金属配線
- 14: 層間絶縁膜
- 14a: 下層側の層間絶縁膜
- 14b: 上層側の層間絶縁膜
- 15: 上層金属配線

成された半導体集積回路装置の断面図であり、また、第
 3図(a) は従来の方法によつて形成された半導体
 集積回路装置での層間絶縁膜の断面 模式的に
 示す断面パターン図、同図(b) は同上(a)の断
 面における断面図であり、さらに、第3図は
 この発明の一定実施方法と従来の方法との各場合
 でのトランジスタのしきい値電圧のシフト量を示
 すグラフである。

11...シリコン半導体基板、12...下層絶縁
 膜、13...下層金属配線、14...層間絶縁膜、
 14a...下層側の層間絶縁膜、14b...上層側の
 層間絶縁膜、15...上層金属配線。

代理人 大 岩 堀 雄



- 356 -